

BUNDESREPUBLIK DEUTSCHLAND

U.S.



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 100 59 768.8
Anmeldetag: 30. November 2000
Anmelder/Inhaber: Koninklijke Philips Electronics N.V.,
Eindhoven/NL
Bezeichnung: Anzeigevorrichtung mit adaptiver Auswahl der
Anzahl der gleichzeitig angezeigten Reihen
IPC: G 09 G 3/36

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 13. September 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Nietfeld

CERTIFIED COPY OF
PRIORITY DOCUMENT



BESCHREIBUNG

Anzeigevorrichtung mit adaptiver Auswahl der Anzahl gleichzeitig angezeigten Reihen

Die Erfindung betrifft eine Anzeigevorrichtung mit einer Treiberschaltung und einem Flüssigkristall-Display mit mehreren Reihen R und Spalten C. Des Weiteren betrifft die 5 Erfindung eine Treiberschaltung zur Ansteuerung eines Displays.

Der Displaytechnik kommt in den nächsten Jahren eine immer wichtigere Rolle in der Informations- und Kommunikationstechnik zu. Als Schnittstelle zwischen Mensch und digitaler Welt besitzt die Anzeigevorrichtung eine zentrale Bedeutung für die Akzeptanz 10 moderner Informationssysteme. Insbesondere transportable Geräte wie z. B. Notebooks, Telefone, Digitalkameras und Personal Digital Assistant sind ohne den Einsatz von Displays nicht realisierbar. Eine sehr verbreitete LCD-Technologie ist die passiv Matrix LCD-Technologie, die bspw. in Laptops und Mobiltelefonen benutzt wird. Mittels der passiv Matrix-Display Technologie lassen sich große Displays realisieren, wobei diese meist 15 auf dem (S)TN(Super Twisted Nematic) Effekt basieren. Eine passiv Matrix LCD besteht dabei aus einer Anzahl von Schichten. Das Display ist matrixförmig in Reihen und Spalten unterteilt. Dabei bilden die Reihen- und Spaltenelektroden die jeweils auf Substraten angeordnet sind, ein Gitter. Zwischen diesen Substraten ist die Schicht mit dem Flüssigkristall angeordnet. Die Kreuzungen dieser Elektroden bilden Bildpunkte oder Pixel. An 20 diese Elektroden werden Spannungen angelegt, die die Flüssigkristallmoleküle an den angesteuerten Pixeln in eine entsprechende Richtung ausrichtet und somit das angesteuerte Pixel sichtbar wird.

Mit den sich vergrößernden Displaygrößen kommt bei den passiv Matrix LCD-Displays 25 für mobile Anwendungen dem Stromverbrauch eine erhöhte Bedeutung hinzu. da diese Passiv Matrix Displays häufig in tragbaren Geräten verwendet werden, ist es besonders wichtig eine niedrige Stromverbrauch zu erzielen. Ein geeignetes Mittel den Stromverbrauch zu reduzieren, ist die effektive Nutzung eines Standby Mode. dabei werden bspw. in Mobiltelefonen alle nicht notwendigen Komponenten deaktiviert. Auch das Display 30 wird dabei in einen Partial-Anzeige-Modus geschaltet.

Neben dem Stromverbrauch ist aber auch die optische Performance dieser STN LC-Displays ein entscheidendes Kriterium für die Auswahl von derartigen Anzeigevorrichtungen. Bei dieser Art STN LC-Displays ist eine Adressierungstechnik bekannt, bei der mehrere Reihen gleichzeitig angesteuert werden und die kodierte Bildinformation an die Spalten hinzugeführt wird. Diese MRA-Technik (multiple row addressing) erlaubt eine sehr gute optische Performance bei niedrigem Stromverbrauch.

Bei dieser MRA-Technik werden eine Anzahl p -Reihen gleichzeitig angesteuert. Dabei wird an die gleichzeitig angesteuerten Reihen p ein Set von orthogonalen Funktionen angelegt. Aus diesem Set von orthogonalen Funktionen wird nach einer Berechnungsvorschrift eine Funktion zur Ansteuerung der entsprechenden Spalte berechnet. Mittels dieser Funktion zur Ansteuerung der Spalte wird eine Spannung aus einer Menge von Teilspannungswerten ausgewählt, die an die entsprechende Spalte angelegt wird und somit die entsprechenden Pixel oder Bildpunkte in einen Ein- oder Ausgangszustand in Abhängigkeit von den aus einem Speicher zugeführten Daten geschaltet wird.

Im Partial-Anzeige-Modus wird nicht das gesamte Display angesteuert, d.h. es werden nur Teilbereiche des Displays zur Anzeige von Information benötigt. Bei der Adressierung mittels der MRA-Technik ist es für die beste optische Performance jedoch erforderlich, einen optimalen Wert p der Anzahl der gleichzeitig angesteuerten Reihen auszuwählen.

Zur Ansteuerung von p gleichzeitig angesteuerten Reihen werden $p+1$ unterschiedliche Spannungen benötigt. Diese werden in einem Treiberschaltkreis zur Ansteuerung des Displays mittels mehrerer Spannungstreiberstufen erzeugt. Der Treiberschaltkreis ist dabei derart ausgelegt, dass diese Treiberschaltkreise die maximal mögliche Anzahl p von gleichzeitig anzusteuernden Reihen treiben und auch so viele Spannungstreiberstufen aufweisen.

Mit denartigen Treiberschaltkreisen ist es nicht möglich, im Partial Anzeige-Modus die Schaltung derart zu beeinflussen, dass die Stromeinsparung optimiert wird. Außerdem kann mit einem derartigen Treiberschaltkreis nur eine begrenzte Anzahl von unterschiedlichen Displaygrößen angesteuert werden.

Aufgabe der Erfindung ist es deshalb, eine Anzeigevorrichtung anzugeben, mittels derer die Anzahl p der gleichzeitig angesteuerten Reihen eines Display bei sinkendem Stromverbrauch und für unterschiedliche Displaygrößen adaptiv selektiert werden kann.

5

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, dass eine Anzeigevorrichtung, eine Treiberschaltung und ein Display enthält mit mehreren Reihen R und Spalten C , bei dem eine Anzahl p die Zahl der gleichzeitig angesteuerten Reihen angibt und die Reihen R und die Spalten C mittels unterschiedlicher Teilspannungswerte der gleich großen Spannungen

10 F und G_{MAX} ansteuerbar sind und das Display eine Multiplexibilität von $m \geq R$ aufweist und die Anzahl p der gleichzeitig angesteuerten Reihen wählbar ist.

15

Der Erfindung liegt der Gedanke zugrunde, dass im Partial-Anzeigemodus die optimale Anzahl p der gleichzeitig angesteuerten Reihen im Regelfall niedriger ist, als bei der Ansteuerung des gesamten Displays. Da bei der Verwendung der MRA-Adressierungstechnik immer $p+1$ unterschiedliche Teilspannungswerte benötigt werden, wobei die beiden Spannungslevel V_{LCD} und V_{SS} eingeschlossen sind, sind demzufolge im Partial-Anzeigemodus auch weniger unterschiedliche Teilspannungswerte notwendig.

20

Um bei dieser MRA-Adressierungstechnik die beste optimale Performance zu erreichen, muss die Zahl p der gleichzeitig ausgewählten Reihen optimal ausgewählt werden. Bspw. muss für ein LCD-Display mit 64 oder mehr Reihen eine Anzahl p gleichzeitig angesteuerter Reihen von 8 ausgewählt werden, um die beste optische Performance bei gleichzeitig niedriger LCD-Versorgungsspannung zu erreichen.

25

Ein erster Schritt die Komplexität der Treiberschaltung zu verringern und gleichzeitig den Stromverbrauch des LCD-Treiberschaltkreises zu verringern, wird durch gleiche Maximalspannungen zum Treiben der Spalten und der Reihen erreicht. Wenn die Reihenspannungen F , $-F$ und die höchste und niedrigste Spaltenspannungen G_{MAX} , $-G_{MAX}$ gleich gewählt werden, werden nur noch $p-1$ Teilspannungen benötigt. Dies führt zu weniger Teilspannungswerten, die für das LCD-Display generiert werden müssen, wodurch gleichzeitig die Komplexität und der Stromverbrauch des LCD-Treibers reduziert wird, da nicht mehr alle vorhandenen Spannungstreiberstufen getrieben werden müssen.

PHCH 000025

- 4 -

Nur mit gleich großen maximalen Spalten- und Reihenspannungen lässt sich jedoch kein Partial-Anzeigemodus realisieren.

5 LCD-Flüssigkeiten weisen eine Eigenschaft auf, die Multiplexibilität m genannt wird. Diese Eigenschaft gibt an, wie viele Reihen maximal angesteuert werden können. Diese Multiplexibilität m ist derart ausgewählt, dass sie mindestens so groß ist, wie die maximal mögliche Anzahl von anzusteuernden Reihen des Displays erfordert. Damit erhält man bei der Wahl des p einen weiteren Freiheitsgrad, der es ermöglicht in einem Partial-Anzeigemodus F und G_{MAX} für verschiedene Displaygrößen auf den gleichen Spannungslevel zu setzen. Um das zu erreichen, können p und m variiert werden.

Erfindungsgemäß wird vorgeschlagen, die Anzahl p der gleichzeitig angesteuerten Reihen adaptiv zu gestalten. Dadurch ist es möglich den LCD-Treiber für viele unterschiedliche Einsatzzwecke zu benutzen. Ein Partial-Anzeigemodus ist damit bei gleichzeitiger Reduktion der Komplexität des Treibers und verringerten Stromverbrauch realisierbar. Die zur Erzeugung von den einzelnen Teilspannungswerten erforderlichen Spannungstreiberstufen werden in einem derartigen Fall mittels einer Schaltvorrichtung nur bei Bedarf eingeschaltet. Dadurch wird der Stromverbrauch generell und speziell im Partial-Anzeigemodus reduziert. Abgeleitet von einem Betriebsmodus des Gerätes in dem das Display betrieben wird, erzeugt ein Prozessor ein Signal mit dem das Display in den Partial-Anzeigemodus geschaltet wird. Dann wird anhand der Displaygröße und des Betriebsmodus die optimale Zahl p berechnet oder festgelegt, mit der der Stromverbrauch minimiert werden kann. Mittels dieser Zahl p wird die Schaltvorrichtung gesteuert. Diese Schaltvorrichtung schaltet die nicht mehr benötigten Spannungstreiberstufen ab, so dass diese keinen Strom verbrauchen. Bei einem Partial-Anzeigemodus mit 32 Reihen bei dem bspw. nur 2 Reihen gleichzeitig angesteuert werden, werden so nur noch 3 Spannungswerte benötigt, wobei zwei von diesen die beiden Versorgungsspannungen sind und nur noch eine Teilspannung benötigt wird.

30 Die Erfindung wird nun anhand von in den Zeichnungen dargestellten Ausführungsbeispielen näher beschrieben und erläutert. Es zeigen:

Fig.1 eine Prinzipschaltung der erfindungsgemäßen Anzeigevorrichtung.

Fig.2 Teilspannungswerte für einen MRA-LCD-Treiber $p=8$

Fig.3 Teilspannungserzeugung für einen LCD-Treiber mit $p=8$

5 Fig.4 Teilspannungserzeugung für $p=4$

Fig.5 Teilspannungserzeugung für $p=2$

Fig.6 Auslesesequenz für $p=8$

Fig.7 Auslesesequenz für $p=4$

Fig.8 Auslesesequenz für $p=2$.

10 Fig.1 zeigt den Treiberschaltkreis 1, das Display 2 und den Mikrocontroller 3. Dabei enthält der Treiberschaltkreis 1 einen Speicher 9 in dem die Bilddaten gespeichert sind. Des Weiteren enthält der Treiberschaltkreis 1 eine Spannungserzeugungseinheit 4. In einer Berechnungseinheit 5 wird der optimale Wert für die Anzahl p berechnet. Mittels dieses optimalen Wertes von p wird die Schaltvorrichtung 10 der Spannungserzeugungseinheit 4 gesteuert. Die in der Spannungserzeugungseinheit 4 generierten Teilspannungen und die beiden Versorgungsspannungen werden an einen Switch 7 geführt. Ein Funktionsgenerator 6 erzeugt Sets von orthogonalen Funktionen, die in Abhängigkeit des Wertes p den Reihen zugeführt werden. Diese Sets aus orthogonalen Funktionen werden ebenfalls an diesen 15 Switch 7 geführt. Dort werden die bereitgestellten Teilspannungen und die orthogonalen Funktionen verknüpft und als Set von orthogonalen Funktionen jeweils den p gleichzeitig anzusteuernden Reihen zugeführt. Die $p-1$ Teilspannungswerte und die beiden Versorgungsspannungen V_{LCD} und V_{ss} werden ebenso dem Switch 8 zugeführt. Das von Funktionsgenerator 6 erzeugte Set der orthogonalen Funktionen wird auch dem Switch 8 20 zugeführt. Im Switch 8 wird mittels des Sets orthogonaler Funktionen, dem Wert p und aus dem Speicher 9 gelesener Bilddaten, die den p angesteuerten Reihen einer Spalte entsprechen, die Spaltenspannung G gemäß der MRA-Theorie berechnet. Diese Spaltenspannung wird aus der Menge der Teilspannungen ausgewählt.

25 25 Der Mikrocontroller 3 kann bspw. in ein mobiles Telefon integriert sein. Abhängig vom Betriebszustand dieses Gerätes wird festgelegt in welchem Anzeigemodus das Display betrieben werden muss. Ist im Standby-Modus nur eine Partialanzeige notwendig, wird 30

mittels einer in einem nicht dargestellten Speicher gespeicherten Look-up-table der entsprechende p -Wert ausgewählt, der die beste optische Performance bietet. Mittels dieses p -Wertes werden die einzelnen Spannungstreiberstufen in der Spannungserzeugungseinheit 4 bei Bedarf eingeschaltet. Dadurch wird es ermöglicht, dass in einem Fall, in 5 dem 4 Reihen gleichzeitig getrieben werden, nur 5 unterschiedliche Teilspannungswerte erzeugt werden und somit der Stromverbrauch für die Ansteuerung eines Displays geringer ist, als wenn für $p=4$ 5 Teilspannungen genutzt werden würden und trotzdem 9 Teilspannungen erzeugt oder bereitgestellt werden würden.

10 15 Die Tabelle 1 zeigt für unterschiedliche Partial-Anzeigemodi und Multiplexibilitäten m des Displays die notwendigen Versorgungsspannungen für das Display. Dabei ist $F[V]$ die Spannung mit der die Reihen des Displays angesteuert werden und $G_{MAX}[V]$ die maximale Spannung mit der die Spalten des Displays angesteuert werden. Beide Spannungen können sowohl ins positive als auch ins negative tendieren, so dass eine Gesamtversorgungsspannung $V_{LCD}[V]$ für das Display erforderlich ist, die dem Doppelten von F und G_{MAX} entspricht.

Display Size	N	m	p	F[V]	G _{MAX} [V]	V _{LCD} [V]
16	16	25	2	2.55	2.55	5.1
24	24	49	2	2.55	2.55	5.1
32	32	81	2	2.55	2.55	5.1
40	40	49	4	3.29	3.29	6.58
48	48	64	4	3.33	3.33	6.66
56	56	81	4	3.38	3.38	6.76
64	64	64	8	3.85	3.85	6.70
80	80	81	8	4.02	4.02	8.04

Tabelle 1: erforderliche V_{LCD} für einen $V_{TH} = 1.8$ V für Partialanzeigemodus mit adaptiven p Wert

20 25 Fig.2 zeigt die Teilspannungslevel für ein MRA-System mit 8 gleichzeitig ausgewählten Reihen. Hier sind die Reihenspannung und die maximale Spaltenspannung G_{MAX} unterschiedliche Werte dargestellt. Es sind demzufolge bei $p = 8$ und $F \neq G_{MAX}$ 11 unterschiedliche Spannungen notwendig. Die Reihenspannung ($-F, V_C, F$) und die Spaltenspannungen ($-G_{MAX} \dots V_C \dots G_{MAX}$) sind um den Level V_C äquidistant angeordnet. Generell werden $p+1$ unterschiedliche Spannungswerte für die Ansteuerung der Spalten benötigt. Mittels der

Formeln 3 und 4 können die Reihenspannungen F und die maximale Spaltenspannung G_{MAX} berechnet werden. Dabei sind die Spannungen V_d und V_s Variablen aus dem Alt&Pleshko Verfahren (Alt&Pleshko "scanning limitations of liquid-crystal Displays", IEEE Trans. El.Dev., Vol.Ed21, No.2 febr. 1974 pp-146-155) und werden mit folgenden

5 Formeln (1) und (2) berechnet.

$$V_s = V_{TH} \cdot \sqrt{\frac{N}{2} \cdot \frac{\sqrt{m} \pm \sqrt{m-N}}{\sqrt{m-1}}} \quad (1)$$

$$V_d = V_{TH} \cdot \sqrt{\frac{N}{2 \cdot (\sqrt{m}-1) \cdot (\sqrt{m} \pm \sqrt{m-N})}} \quad (2)$$

10

$$F = \frac{V_s}{\sqrt{p}} \quad (3)$$

$$15 \quad G_{MAX} = \sqrt{p} \cdot V_d \quad (4)$$

Um die Anzahl der notwendigen unterschiedlichen Spannungswerte zu reduzieren werden die Reihenspannungen F und die maximale Spaltenspannung G_{MAX} gleich gewählt. In Fig.3 ist die Spannungserzeugungseinheit 4 für den Fall, dass 8 Reihen gleichzeitig angesteuert werden, dargestellt. Hier ist die Reihenspannung F und die maximale Spaltenspannung G_{MAX} gleich gewählt, so dass $V_1 = V_2 = V_{LCD}$ und $V_{10} = V_{11} = V_{SS}$ ist, so dass nur noch 9 unterschiedliche Spannungslevel benötigt werden, wobei die V_{LCD} und die V_{SS} nicht extra erzeugt werden müssen, sondern zur generellen Spannungsversorgung des Treiberschaltkreises notwendig sind. Da die maximale Spaltenspannung nicht notwendigerweise geringer ist als die Reihenspannung erreicht man mit der Gleichsetzung der maximalen Spaltenspannung G_{MAX} mit der Reihenspannung F und -F eine Reduzierung der Komplexität der Spannungserzeugungseinheit. Die Schaltvorrichtung 10 steuert die Abschaltung der

Spannungstreiberstufen V_3 bis V_9 in Abhängigkeit des optimalen Wertes p . Im Fall $p=8$ werden alle 7 möglichen Teilspannungen mittels der Spannungstreiberstufen erzeugt.

Fig.4 zeigt die Erzeugung von 5 Spannungswerten V_{LCD} , V_4 , V_6 , V_8 und V_{ss} für den Fall, dass die Anzahl p der gleichzeitig angesteuerten Reihen gleich 4 ist. Die abgeschalteten Spannungstreiberstufen V_3 , V_5 , V_7 , V_9 sind gestrichelt dargestellt, wobei die Schaltmittel in der Schaltvorrichtung 10 für die entsprechenden nicht benötigten Spannungstreiberstufen geöffnet sind.

10 Die Tabelle 2 zeigt die Teilspannungswerte für unterschiedliche Werte p die dem Display zugeführt werden.

Bias Level	$p=8$	$p=4$	$p=2$	
V_1	V_{LCD}	V_{LCD}	V_{LCD}	Reihen
V_2	V_{LCD}	V_{LCD}	V_{LCD}	Spalten
V_3	$7/8 V_{LCD}$	-	-	Spalten
V_4	$3/4 V_{LCD}$	$3/4 V_{LCD}$	-	Spalten
V_5	$5/8 V_{LCD}$	-	-	Spalten
V_6	$1/2 V_{LCD}$	$1/2 V_{LCD}$	$1/2 V_{LCD}$	Reihen und Spalten
V_7	$3/8 V_{LCD}$	-	-	Spalten
V_8	$1/4 V_{LCD}$	$1/4 V_{LCD}$	-	Spalten
V_9	$1/8 V_{LCD}$	-	-	Spalten
V_{10}	V_{ss}	V_{ss}	V_{ss}	Spalten
V_{11}	V_{ss}	V_{ss}	V_{ss}	Reihen

Tabelle 2: Teilspannungswerte für unterschiedliche p Werte

Hier wird sichtbar, dass für p Werte niedriger als 8 die entsprechenden Spannungstreiber ausgeschaltet werden. Da die Spannungsquelle 4 nur feste Teilspannungswerte zu erzeugen hat, wird die Komplexität der Treiberschaltung verringert.

Fig.5 zeigt die Erzeugung von Teilspannungswerten für die Ansteuerung eines Displays bei dem nur 2 Reihen gleichzeitig angesteuert werden. Hier werden nur 3 unterschiedliche Spannungslevel benötigt, wobei zwei von diesen schon durch die beiden Versorgungsspannungslevel V_{LCD} und V_{ss} gegeben sind, so dass nur noch V_6 als Teilspannungswert erzeugt werden muss.

Durch die adaptive Auswahl der gleichzeitig angesteuerten Reihen wird ermöglicht, bei einer Reduzierung des Stromverbrauches auch immer die beste optische Performance für jede Displaygröße ermöglicht wird. Gleichzeitig ist ein Umschalten auf einen Partial-

5 Anzeige-Modus bei gleichzeitiger Reduzierung des Stromverbrauchs möglich. Des Weiteren kann die Treiberschaltung für viele unterschiedliche Displaygrößen verwendet werden, wobei die Anforderungen an die Multiplexibilität der LCD-Flüssigkeit reduziert werden können.

10 Bei der adaptiven Auswahl der gleichzeitig angesteuerten Reihen muss gleichzeitig noch berücksichtigt werden, dass bei unterschiedlichen Werten von p unterschiedliche Sets von orthogonalen Funktionen benutzt werden.

Um die Komplexität der Treiberschaltung nicht durch einen sich verändernden Speicherzugriff bei unterschiedlichen p Werten zu verkomplizieren, ist es erforderlich die Speicherzugriffsequenz unabhängig für alle Werte p zu gestalten. Der Funktionsgenerator stellt unterschiedliche Sets von orthogonalen Funktionen für unterschiedliche Werte p zur Verfügung, die den Switches 7 und 8 zuführt werden. Für den Fall $p=8$ werden 8 orthogonale Funktionen mit den 8 Datenbits kombiniert, die aus dem RAM 9 ausgelesen werden. Dabei werden p Datenbits, die den Zustand der angesteuerten Pixel der gleichzeitigen angesteuerten Reihen bestimmen, mit einem einmaligen Zugriff für jede Spalte ausgelesen.

Wenn der Wert p auf 4 gleichzeitig anzusteuernde Reihen reduziert wird, sind nur noch 5 Teilspannungswerte notwendig, so dass 4 Spannungstreiber ausgeschaltet werden und das ganze System herunterskaliert wird und dadurch die LCD-Versorgungsspannung reduziert wird.

Die Sequenz der Ansteuerung der Reihen bleibt für alle möglichen Zahlen p der gleichzeitigen anzusteuernden Reihen gleich. Insbesondere ist der Speicherzugriff unverändert. Die Sequenz der Ansteuerung der Reihen ist für die maximal mögliche Zahl p ausgelegt und ausgehend von diesem Wert p werden die Sequenzen für die niedrigeren Werte p

abgeleiter. Für $p=8$ werden demzufolge pro Spalte die Daten von 8 Reihen aus dem Speicher gelesen, mit den 8 orthogonalen Funktionen verknüpft und die Spalte entsprechend getrieben. Gleichzeitig werden die zugehörigen 8 Reihen ausgewählt und getrieben (Fig. 6). Wenn $p=4$ (Fig. 7) ist werden dieselben 8 Datenbits gelesen wie bei $p=8$. Die Auswahl der Reihen wird jedoch in 2 Teilschritte unterteilt. In einem ersten Schritt werden die ersten 4 Reihen der 8 maximal gleichzeitig ansteuerbaren Reihen getrieben und in einem zweiten Schritt werden die anderen 4 Reihen getrieben, wobei hier kein Speicherzugriff mehr nötig ist. Für $p=2$ (Fig. 8) wird die Ansteuerung der 8 Reihen noch weiter in Schritten von 4 mal 2 Reihen unterteilt. Auch hier werden die 8 Datenbits 10 in einem Mal aus dem Speicher 9 gelesen. Dies hat den Vorteil, dass der Speicherzugriff unverändert bleibt. Somit ist die Adressierung des Speichers 9 unabhängig von der Auswahl p .

Die Sequenz der Ansteuerung der Reihen ist jedoch nicht immer so einfach wie in den Figuren 6 bis 8 gezeigt, wo die erste Reihe des ersten Blocks auch die erste Zeile auf dem Display ist und dieses von oben nach unten beschrieben wird. Diese Sequenz kann sehr viel komplizierter sein. Der oben beschriebene Mechanismus des Ableitens der Ansteuerung bei tieferer Zahl p von der maximalen ermöglicht eine einfache Anpassung an die verschiedenen Funktionalitäten moderner Anwendungen wie Scrolling, Spiegelung oder 20 die Kompatibilität von Tape Carrier Package TCP gegenüber Chip-on Glas-Anwendungen. Dadurch kann entsprechende Logik gespart werden und das System ist für unterschiedliche Displaychips leichter adaptierbar.

PATENTANSPRÜCHE

1. Anzeigevorrichtungen mit einer Treiberschaltung (1) und einem Display (2) mit mehreren Reihen R und Spalten C, bei dem eine Anzahl p die Zahl der gleichzeitig angesteuerten Reihen angibt und die Reihen R und Spalten C mittels unterschiedlicher Teilspannungswerte der gleichgroßen Spannungen F und G_{MAX} ansteuerbar sind und das 5 Display eine Multiplexibilität von $m \geq R$ aufweist und die Anzahl p der gleichzeitig angesteuerten Reihen wählbar ist.
2. Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Treiberschaltung (1) Spannungstreiberstufen (Buffer) enthält, die in Abhängigkeit 10 von der anzusteuernden Displaygröße und der optimalen Anzahl p der gleichzeitig anzusteuernden Reihen abschaltbar sind.
3. Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die optimale Anzahl p aus der Größe des anzusteuerndem Displays oder eines 15 Teilbereichs des Displays ableitbar ist.
4. Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass eine Sequenz zur Zuführung der anzuzeigenden Bilddaten aus einem Speicher (9) für alle Werte p gleich ist.
- 20 5. Anzeigevorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass für einen optimalen Wert p, der kleiner als der maximale Wert p_{max} ist, die gleichzeitig angesteuerten Reihen p in p_{max}/p Teilbereiche teilbar sind.

6. Treiberschaltung mit mehreren Spannungstreiberstufen zur Erzeugung von mehreren Teilspannungswerten zur Ansteuerung eines Displays mit Reihen R und Spalten C, bei der Spannungstreiberstufen in Abhängigkeit der Displaygröße und einer davon abhängigen optimalen Anzahl p der gleichzeitig angesteuerten Reihen auswählbar und abschaltbar sind.

5

ZUSAMMENFASSUNG

Anzeigevorrichtung mit adaptiver Auswahl der Anzahl der gleichzeitig angezeigten Reihen

Die Erfindung betrifft eine Anzeigevorrichtung mit einer Treiberschaltung und einem Flüssigkristall-Display mit mehreren Reihen R und Spalten C. Des Weiteren betrifft die

5 Erfindung eine Treiberschaltung zur Ansteuerung eines Displays. Um den Stromverbrauch von Anzeigevorrichtungen zu reduzieren werden Displays im Partial-Anzeigemodus betrieben. Bei der MRA-Technik (Multiple- row-addressing) werden mehrere Reihen p gleichzeitig angesteuert. Die Anzahl der gleichzeitig anzusteuernden Reihen p ist aber für unterschiedlich große Displays unterschiedlich. Bei Betrieb eines Display im Partial-

10 Anzeigemodus ist deshalb ein anderer Wert p für die gleichzeitig anzusteuernden Reihen notwendig, als im Fullsize Betrieb, um eine optimale optische Performance zu erreichen. Zur Ansteuerung der Reihen R und Spalten C sind wenigstens $p+1$ Spannungen notwendig wenn $F = G_{MAX}$. Da beim Übergang vom Fullsizebetrieb zum Partial Anzeige-Modus die Anzahl der gleichzeitig angesteuerten Reihen reduziert wird, ist es auch nicht

15 mehr erforderlich so viele Spannungen zu erzeugen, wie für den Betrieb im Fullsizemodus erforderlich waren. Deshalb wird über eine Schaltvorrichtung beim Übergang zum Partial Anzeige-Modus die nicht mehr benötigten Spannungstreiberstufen abgeschaltet. Dadurch können mit einer Treiberschaltung auch unterschiedlich große Displays angesteuert werden.

20

Fig. 1

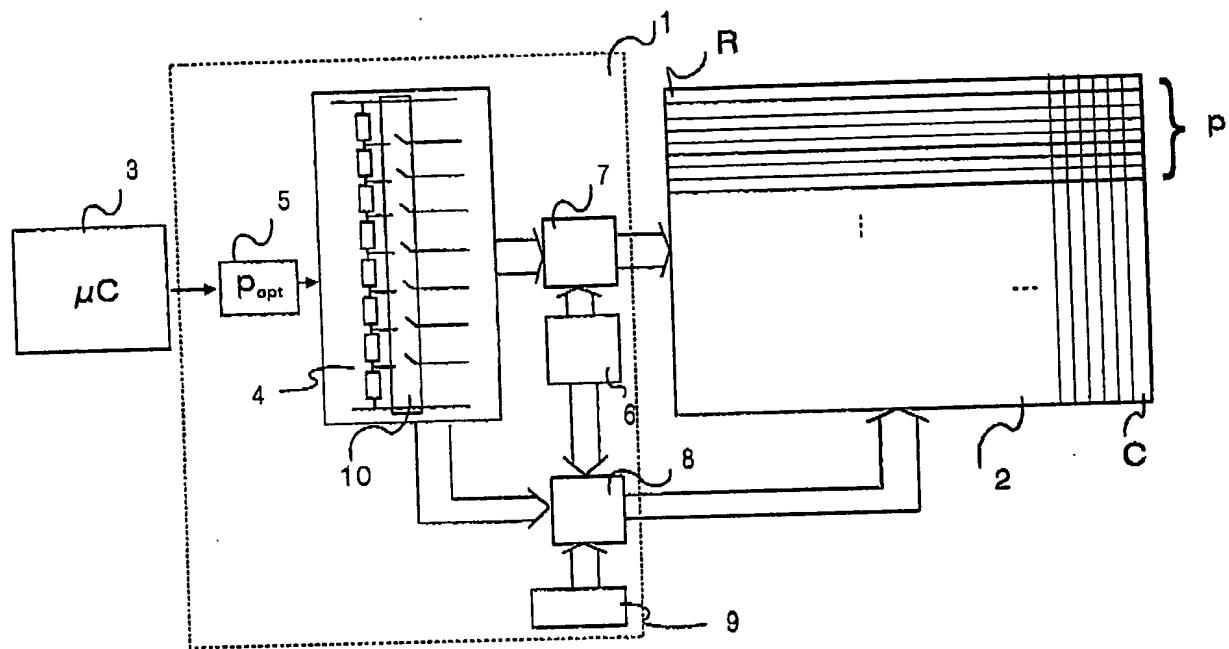


Fig 1

PHCH000025

1/4

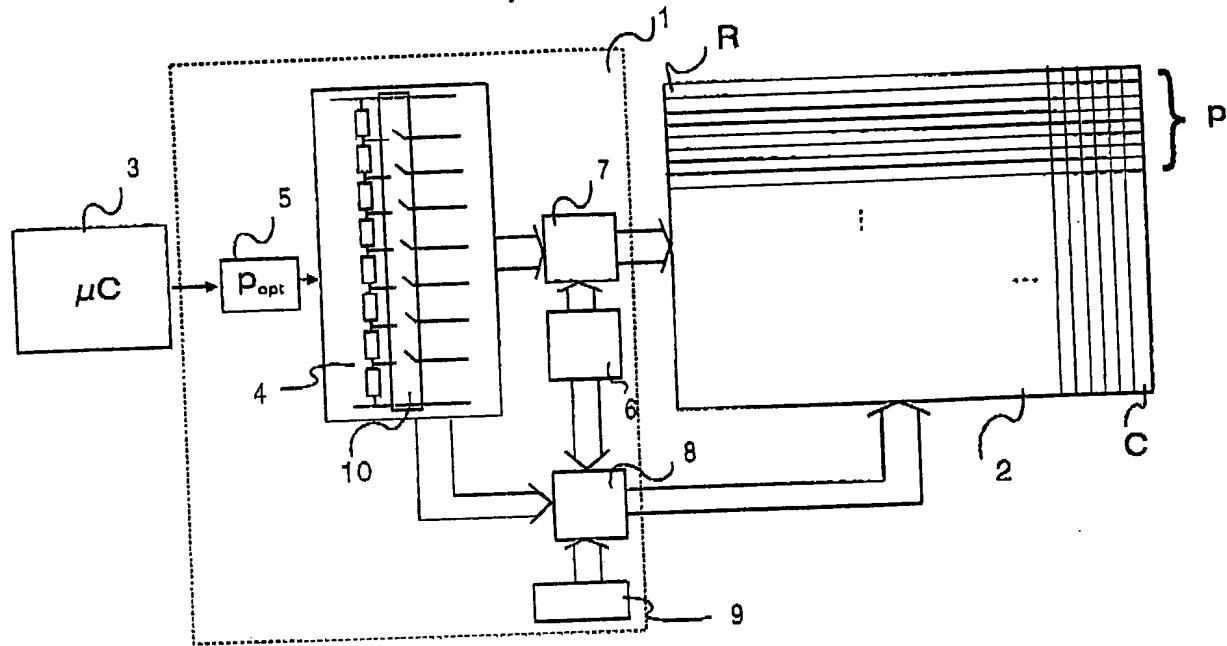


Fig. 1

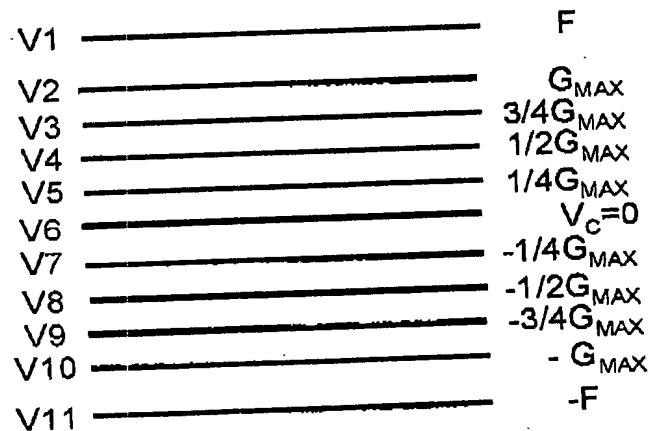


Fig. 2

1-IV-PHCH000025

2/4

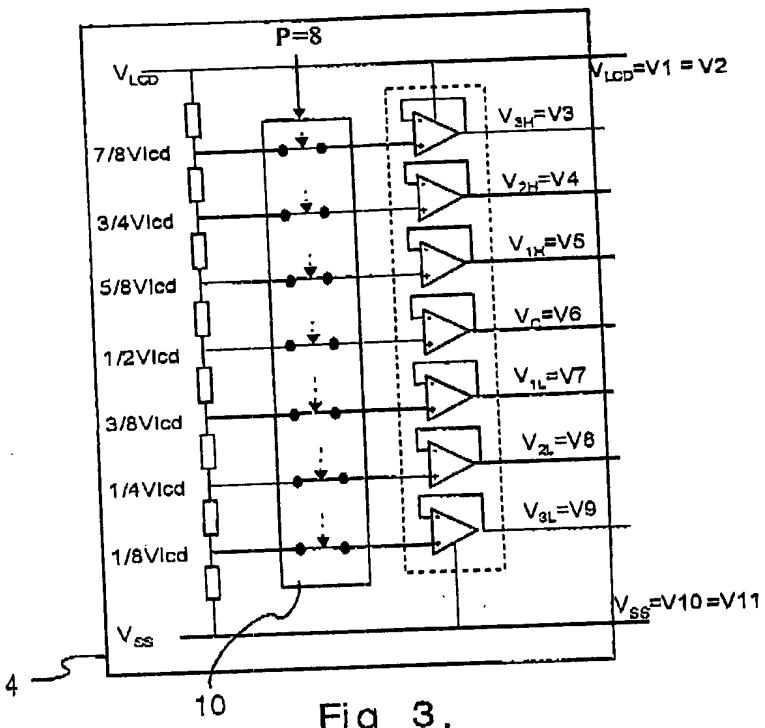


Fig. 3.

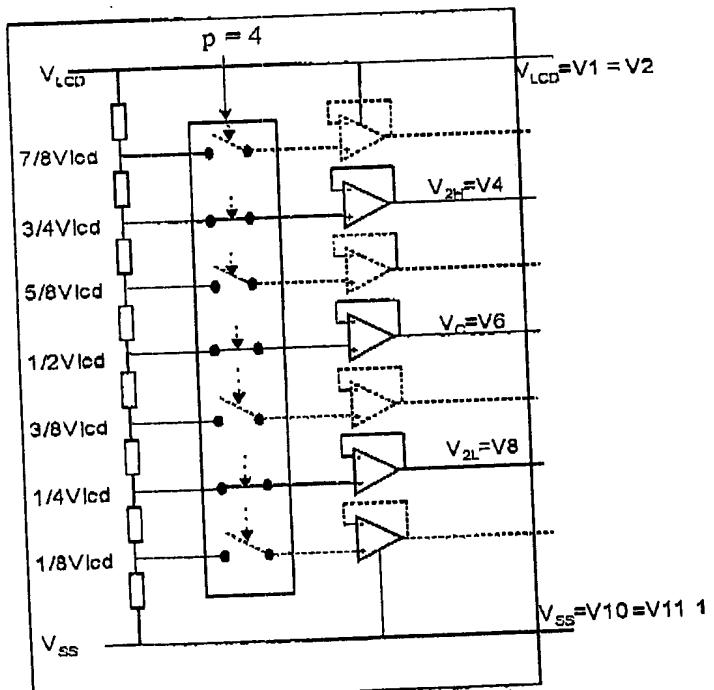


FIG. 4

2-IV-PHCH000025

3/4

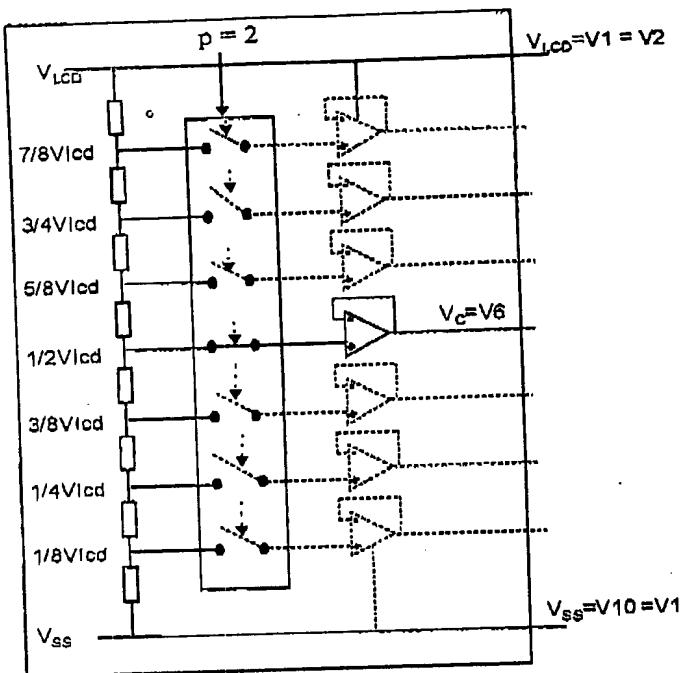


Fig.5

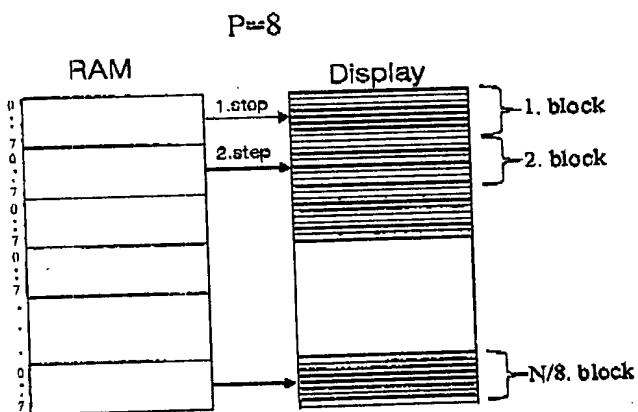


Fig. 6

3-IV-PHCH000025

4/4

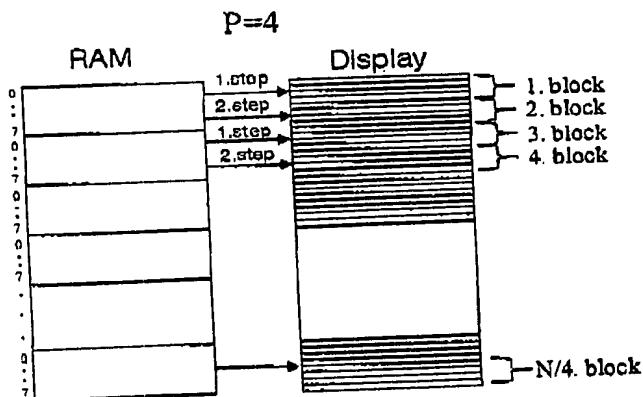


Fig. 7

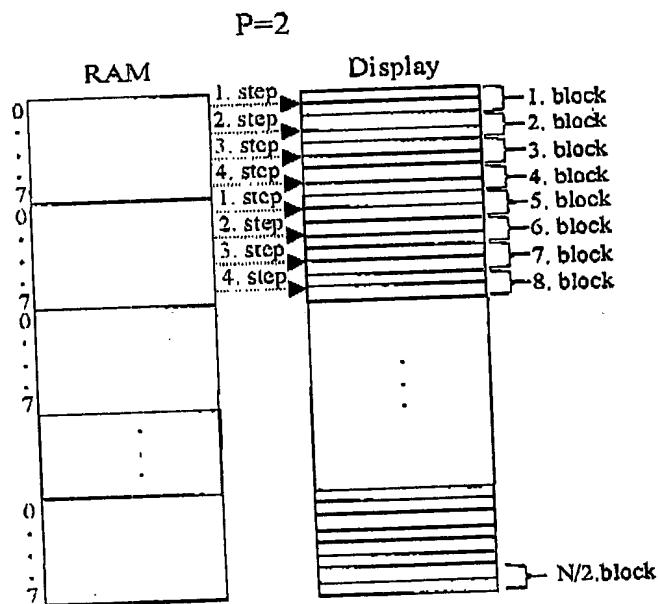


Fig. 8

4-IV-PHCH000025